

# DISCHARGE DISPLAY DEVICE AND ITS DRIVE METHOD

Publication number: JP2001013913

Publication date: 2001-01-19

Inventor: SASAKI TAKASHI; ISHIGAKI MASAHARU;  
OTAKA HIROSHI

Applicant: HITACHI LTD

Classification:

- international: **G09G3/20; G09G3/28; G09G3/288;**  
**G09G3/20; G09G3/28; (IPC1-7): G09G3/28;**  
**G09G3/20; G09G3/288**

- European:

Application number: JP19990184735 19990630

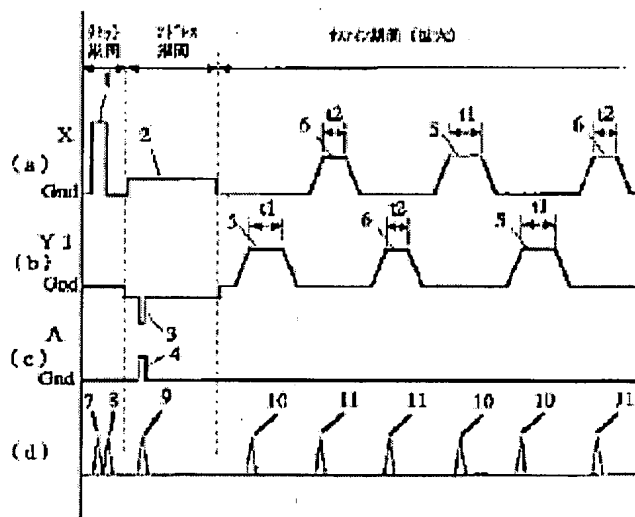
Priority number(s): JP19990184735 19990630

Report a data error here

## Abstract of JP2001013913

**PROBLEM TO BE SOLVED:** To prevent the luminance unevenness caused by gradually separating and storing the charges in a cell due to minute dispersion in the cell or an XY drive circuit and the picture quality deterioration due to a malfunction.

**SOLUTION:** The purpose is attained by alternately switching/applying two kinds of waveform shapes of sustainment to XY electrodes. The waveform shapes are different in width, or voltages, or rise times, or fall times, and are applied alternately in the sustainment period, or at every sub-field, or at every field. Thus, the separation of the charges in the cell are reduced, and the luminance unevenness and the picture quality deterioration due to the malfunction are prevented.



Data supplied from the **esp@cenet** database - Worldwide



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-13913  
(P2001-13913A)

(43) 公開日 平成13年1月19日 (2001.1.19)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコ-ト* (参考)
G 0 9 G 3/28		G 0 9 G 3/28	H 5 C 0 8 0
3/20	6 4 2	3/20	6 4 2 A
	6 7 0		6 7 0 E
3/288		3/28	B
			E
審査請求 未請求 請求項の数10 O L (全 8 頁)			

(21) 出願番号 特願平11-184735

(22) 出願日 平成11年6月30日 (1999.6.30)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 佐々木 孝

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所デジタルメディアグループ内

(72) 発明者 石垣 正治

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所デジタルメディアグループ内

(74) 代理人 100075096

弁理士 作田 康夫

最終頁に続く

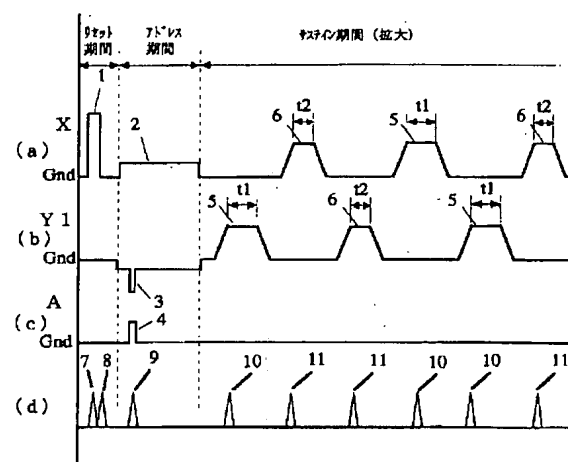
(54) 【発明の名称】 放電式表示装置及びその駆動方法

(57) 【要約】

【課題】セル又はXY駆動回路のわずかなばらつきにより、セル内で徐々に電荷が分離して蓄積することで起こる輝度のむらや、誤動作による画質劣化を防止する。

【解決手段】サステインの波形形状の異なる2種類の波形をXY電極に交互に入れ替えて印加することで達成する。波形形状は、幅又は、電圧又は立ち上がり時間又は立ち下がり時間が異なり、サステイン期間内又は、サブフィールド毎又は、フィールド毎に交互に印加する。

図 1





【特許請求の範囲】

【請求項1】基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置の駆動方法において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で形状の異なる波形を少なくとも2種類有し、且、該異なる形状の電圧波形を前記第一の電極群及び第二の電極群に交互に印加して放電させることを特徴とする放電式表示装置の駆動方法。

【請求項2】請求項1に記載の放電式表示装置の駆動方法において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加時間（幅）の異なる波形を少なくとも2種類有することを特徴とする放電式表示装置の駆動方法。

【請求項3】請求項1に記載の放電式表示装置の駆動方法において、

前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加電圧の異なる波形を少なくとも2種類有することを特徴とする放電式表示装置の駆動方法。

【請求項4】請求項1に記載の放電式表示装置の駆動方法において、

前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で立ち上り又は立ち下がり時間の異なる波形を少なくとも2種類有することを特徴とする放電式表示装置の駆動方法。

【請求項5】請求項1に記載の放電式表示装置の駆動方法において、形状の異なる波形を前記第一の電極群及び第二の電極群にサステイン期間内又は、サブフィールド毎又は、フィールド毎に交互に印加して放電させることを特徴とする放電式表示装置の駆動方法。

【請求項6】基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層と前記第一の電極群に電圧を印加する第一の駆動回路と前記第二の電極群に電圧を印加する第二の駆動回路とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置において、

前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で形状の異なる波形を少なくとも2種類有し、且、該異なる形状の電圧波形を前記第一の電極群及び第二の電極群に交互に印加して放電させることを特徴とする放電式表示装置。

【請求項7】請求項6に記載の放電式表示装置において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加時間（幅）の異なる波形を少なくとも2種類有することを特徴とする放電式表示装置。

【請求項8】請求項6に記載の放電式表示装置において、

前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加電圧の異なる波形を少なくとも2種類有することを特徴とする放電式表示装置。

【請求項9】請求項6に記載の放電式表示装置において、

前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で立ち上り又は立ち下がり時間の異なる波形を少なくとも2種類有することを特徴とする放電式表示装置。

【請求項10】請求項6に記載の放電式表示装置において、形状の異なる波形を前記第一の電極群及び第二の電極群にサステイン期間内又は、サブフィールド毎又は、フィールド毎に交互に印加して放電させることを特徴とする放電式表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、パーソナルコンピュータやワークステーション等のディスプレイ装置、平面型の壁掛けテレビジョン、広告や情報等の表示用のディスプレイに使用するA/C型プラズマディスプレイパネル（以降PDPとする）等の放電式表示装置の駆動技術に関する。

【0002】

【従来の技術】例えばAC型PDPは、電極を誘電体層等によって被覆し、電荷をその誘電体上に蓄積して放電を制御し、放電により発生する紫外線で蛍光体を励起して画像を表示するデバイスである。一般的なAC型PDPは、1フィールド（1画面）を階調の異なる複数個のサブフィールドに分割し、その重ね合わせによって画像の階調を表現する。各サブフィールドは、画素（セル）内の電極近傍の誘電体及び蛍光体上に蓄積した電荷を各画素で均一にする予備放電期間、発光させるセルを選択する書き込み放電期間、発光表示を行う発光表示期間に分けられる。この方式に於いて、各サブフィールドの発光表示期間で発光表示のための放電は、例えば、特開平8-129357号公報の図5に示されるように1対の電極に交互に電圧を印加していた。

【0003】

【発明が解決しようとする課題】例えばAC型PDPの駆動方法において、放電させるセルと放電させないセルの識別には壁電荷を利用する。AC型PDPで放電を発生させると放電により印加電圧と逆極性の荷電粒子が蓄積され（以降壁電荷とする）、この逆極性の壁電荷により、放電維持電圧をみだせず放電が終了する。

【0004】AC型PDPの駆動方法は、蓄積された壁電荷の電位と印加する電圧（Vs）の重畳により放電開始電圧（Vb）を越えて放電を発生させる。一般に印加電圧Vsは放電開始電圧Vbより低く、壁電荷により放



電させるセルと放電させないセルを識別する。

【0005】通常、このような例えばAC型PDPのごとき放電式表示装置の駆動では、放電を行う1対の電極に交互に電圧を印加することにより、放電を繰り返す。しかし、この1対の電極に交互に電圧を印加する駆動回路は通常別の回路であり、1対の電極に印加される電圧波形は必ずしも一致しない。また、1回路から1対の電極に電圧を印加しても、パネルのセル内の電極は必ずしも対称ではない。このため、セル毎に一方の電極側には(+)の電荷が蓄積され、他方側には(-)の電荷が蓄積されて次第にセル内で電荷の分離が大きくなり、輝度のむらや、誤動作による画質劣化を起こす一因となっていた本発明の目的は、かかる従来技術の欠点を改善し、輝度むらや誤動作による画質劣化等のない駆動技術を提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するために本発明では、形状の異なる電圧波形を2種類用い、意図的に1対の電極間で電荷分離を起こさせた上で、前記形状の異なる電圧波形を印加する電極を入れ替え、逆極性の電荷分離を起こさせる。これを繰り返すことにより、一方の電極側に一方の極性の電荷が蓄積しないようにして画質劣化を防止する。

【0007】本発明では前記形状の異なる電圧波形として、電圧の印加時間(幅)の異なる波形を用いる。さらに本発明では電圧の異なる波形を用いる。さらに本発明では電圧立ち上り又は立ち下がり時間の異なる波形を用いる。また、本発明では異なる形状の電圧波形を前記第一の電極群及び第二の電極群にサステイン期間内又は、サブフィールド毎又は、フィールド毎に交互に印加して放電させる。

【0008】本発明は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置の駆動方法において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で形状の異なる波形を少なくとも2種類有し、且、該異なる形状の電圧波形を前記第一の電極群及び第二の電極群に交互に印加して放電させる駆動方法である。

【0009】また、本発明は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置の駆動方法において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加時間(幅)の異なる波形を少なくとも2種類有する駆動方法である。

【0010】また、本発明は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置の駆動方法において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加電圧の異なる波形を少なくとも2種類有する駆動方法である。

【0011】また、本発明は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置の駆動方法において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で立ち上り又は立ち下がり時間の異なる波形を少なくとも2種類有する駆動方法である。

【0012】また、本発明は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置の駆動方法において、形状の異なる波形を前記第一の電極群及び第二の電極群にサステイン期間内又は、サブフィールド毎又は、フィールド毎に交互に印加して放電させる駆動方法である。

【0013】また、本発明の放電式表示装置は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層と前記第一の電極群に電圧を印加する第一の駆動回路と前記第二の電極群に電圧を印加する第二の駆動回路とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で形状の異なる波形を少なくとも2種類以上有し、且、該異なる形状の電圧波形を前記第一の電極群及び第二の電極群に交互に印加して放電させることで画像を表示する。

【0014】また、本発明の放電式表示装置は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層と前記第一の電極群に電圧を印加する第一の駆動回路と前記第二の電極群に電圧を印加する第二の駆動回路とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加時間(幅)の異なる波形を少なくとも2種類有



することで画像を表示する。

【0015】また、本発明の放電式表示装置は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層と前記第一の電極群に電圧を印加する第一の駆動回路と前記第二の電極群に電圧を印加する第二の駆動回路とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で印加電圧の異なる波形を少なくとも2種類有することで画像を表示する。

【0016】また、本発明の放電式表示装置は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層と前記第一の電極群に電圧を印加する第一の駆動回路と前記第二の電極群に電圧を印加する第二の駆動回路とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置において、前記第一の電極群及び第二の電極群に繰り返し印加する電圧波形で立ち上り又は立ち下がり時間の異なる波形を少なくとも2種類有することで画像を表示する。

【0017】また、本発明の放電式表示装置は基板上に略平行に配置された第一の電極群と、該第一の電極群に略平行に配置され、独立に駆動可能な第二の電極群と、前記第一の電極群及び第二の電極群を覆う誘電体層と前記第一の電極群に電圧を印加する第一の駆動回路と前記第二の電極群に電圧を印加する第二の駆動回路とを有し、該第一の電極と第二の電極に交互に電圧を印加して繰り返し放電を行なう放電式表示装置において、形状の異なる波形を前記第一の電極群及び第二の電極群にサステイン期間内又は、サブフィールド毎又は、フィールド毎に交互に印加して放電させることで画像を表示する。

【0018】

【発明の実施の形態】以下、プラズマディスプレイ装置の場合を例にとり、図1から図7を用い本発明の実施形態を説明する。

【0019】図2は本発明を適用したPDPの構造の一部を示す分解斜視図であり、前面ガラス基板21の下面には透明なX電極22と、透明なY電極23が平行に交互に付設されている。また、X電極22とY電極23には、それぞれXバス電極24とYバス電極25が積層付設されている。さらに、X電極22、Y電極23、Xバス電極24、Yバス電極25は誘電体26によって被覆され、さらにMgO等の保護層27が付設されている。

【0020】一方、背面ガラス基板28の上面には、X電極22、Y電極23と垂直に立体交差する電極（以降アドレス電極と称す）29が付設され、アドレス電極2

9は誘電体30によって被覆されている。この誘電体30の上には隔壁31がアドレス電極29と平行に設けられている。さらに、隔壁31の壁面と誘電体30の上面には蛍光体32が塗布されている。

【0021】図3は図2中の矢印Aの方向から見たPDPの断面図であり、画素の最小単位であるセル1個を示している。尚、図2に示したものと同一の構造については同じ番号を付けて説明を省略する。この図に於いて、アドレス電極29は2つの隔壁31の中間に位置し、前面ガラス基板21と背面ガラス基板28、隔壁31に囲まれた放電空間33には放電を行わせるためのガスが充填されている。

【0022】図4は図2中の矢印Bの方向からみたPDPの断面図であり、1個のセルを示している。尚、図2に示したものと同一の構造については同じ番号を付けて説明を省略する。セルの境界は概略点線で示す位置であるが、実際には隔壁等によって区切られているわけではない。

【0023】図5はPDPの電極配置と駆動装置の回路構成を示している。図に示すように、X電極22はX駆動回路34に、Y電極23はY駆動回路35に、アドレス電極29はアドレス駆動回路36に接続され、それぞれの駆動回路により電圧が印加される。

【0024】図6は図2に示したPDPに1枚の画を表示するのに要する1フィールドの動作を示す図である。本実施形態に於いて、1フィールド40は8個のサブフィールド41乃至48に分割され、各サブフィールドは、セル内に於ける電極近傍の誘電体及び蛍光体上に蓄積した電荷の状態を各セルで均一にするリセット期間41～48a、発光セルを規定するアドレス期間41～48b、規定されたセルを所定の明るさで発光させるサステイン期間41～48cからなる。

【0025】各サブフィールド毎に放電回数を変化させているため、発光表示を行う期間の長さが異なり、異なる明るさの表示ができる。このサステイン期間41～48cを選択的に発光させることにより、表示する画像の階調を表現する。図6はサステインパルス数が少ない順に各サブフィールドを配置しているが、サブフィールドの並び順は任意である。

【0026】図1に本発明の第一の実施の形態を説明する1つのサブフィールドで各電極に印加する電圧波形を示す。図1(a)は1本のX電極に印加する電圧波形であり、X駆動回路34により印加される。図1(b)は各々1本のY電極に印加する電圧波形であり、Yスキャン回路35により印加される。図1(c)は1本のアドレス電極に印加する電圧波形であり、アドレス駆動回路36により印加される。また、(d)は(b)に示す電圧波形を印加するY電極を含むセルの放電による発光（例えば、波長が828nmの近赤外光）を示す。

【0027】リセット期間41～48aでは、X電極2



2にリセットパルス1を印加する。アドレス期間41～48bでは、X電極22にXスキャンパルス2、Y電極23にYスキャンパルス3、アドレス電極29にアドレスパルス4を印加する。サステイン期間41～48cでは、X電極22及びY電極23に印加時間(幅)が $t_1$ の第1のサステインパルス5と印加時間(幅)が $t_2$ の第2のサステインパルス6を印加する。ここで、 $t_1$ は $t_2$ より少なくとも $0.2\mu s$ 以上長くなっている。

【0028】この電圧波形によりリセット期間41～48aにおいては、X電極22に印加されたリセットパルス1の立ち上がり立ち下がり放電7、8が発生する。

【0029】アドレス期間41～48bにおいては、Y電極23にスキャンパルス3とアドレス電極29にアドレスパルス4が同時に印加されたセルでのみ、アドレス放電9が発生する。

【0030】サステイン期間41～48cにおいては、X電極22及びY電極23に印加された第1のサステインパルス5と第2のサステインパルス6の立ち上がり放電10、11が発生する。この際、壁電荷を持たないセルにおいては第1及び第2のサステインパルス5、6では放電は起こらない。

【0031】次に本発明の動作を説明する。第1のサステインパルスと第2のサステインパルスでは第1のサステインパルスの方が少なくとも $0.2\mu s$ 以上長く設定されている。このため、Y電極23に第1のサステインパルス5が印加され、X電極22に第2のサステインパルス6が印加された場合、Y電極23側には(－)極性の電荷が多く集まる。続いてY電極23に第2のサステインパルス6が印加され、X電極22に第1のサステインパルス5が印加された場合、X電極22側には(－)極性の電荷が多く集まる。このようにパルス幅の異なる第1のサステインパルス5と第2のサステインパルス6をX電極22とY電極23に交互に印加することで一方の極性の電荷が一方の電極側に偏って蓄積することを防止できる。これにより、セル内で電荷の分離を少なくし、輝度のむらや、誤動作による画質劣化を防止できる。

【0032】本実施の形態ではサステインパルスの幅が異なる場合を示したが、第1のサステインパルスと第2のサステインパルスで印加電圧を変えて放電強度と電荷の蓄積量を変えてもよい。また、電圧波形の立ち上がり又は立ち下がりの時間を変えて放電強度を変えてもよい。

【0033】以上のようにして、本実施例では幅の異なるサステインパルスを一對の電極に交互に印加することで、セル内で電荷の分離を少なくし、輝度のむらや、誤動作による画質劣化を防止できる。

【0034】次に本発明の第二の実施の形態を図7により説明する。図7は本発明における2つのサブフィールドで各電極に印加する電圧波形を示す。図7(a)は1本のX電極に印加する電圧波形であり、X駆動回路34により印加される。図7(b)は各々1本のY電極に

加する電圧波形であり、Yスキャン回路35により印加される。図7(c)は1本のアドレス電極に印加する電圧波形であり、アドレス駆動回路36により印加される。また、(d)は(b)に示す電圧波形を印加するY電極を含むセルの放電による発光(例えば、波長が828nmの近赤外光)を示す。図1に示した第1の実施の形態と同じ波形については同一番号を付けて説明を省略する。

【0035】本実施の形態においては1つのサブフィールドではY電極23には第1のサステインパルス5が印加され、X電極22に第2のサステインパルス6が印加される。続いて次のサブフィールドではY電極23には第2のサステインパルス6が印加され、X電極22に第1のサステインパルス5が印加される。これにより、Y電極23に第1のサステインパルス5が印加され、X電極22に第2のサステインパルス6が印加されたサブフィールドでは、Y電極23側には(－)極性の電荷が多く集まる。続くサブフィールドでY電極23に第2のサステインパルス6が印加され、X電極22に第1のサステインパルス5が印加された場合、X電極22側には(－)極性の電荷が多く集まる。このようにパルス幅の異なる第1のサステインパルス5と第2のサステインパルス6をX電極22とY電極23にサブフィールド毎に交互に印加することで一方の極性の電荷が一方の電極側に偏って蓄積することを防止できる。これにより、セル内で電荷の分離を少なくし、輝度のむらや、誤動作による画質劣化を防止できる。

【0036】本実施の形態ではサステインパルスの幅が異なる場合を示したが、第1のサステインパルスと第2のサステインパルスで印加電圧を変えて放電強度と電荷の蓄積量を変えてもよい。また、電圧波形の立ち上がり又は立ち下がりの時間を変えて放電強度を変えてもよい。また、サブフィールド毎に交互に印加するのではなく、1フィールド毎に切替えてもよい。

【0037】以上のようにして、本実施例では幅の異なるサステインパルスを一對の電極にサステイン期間内又は、サブフィールド毎又は、フィールド毎に交互に印加することで、セル内で電荷の分離を少なくし、輝度のむらや、誤動作による画質劣化を防止できる。

【0038】なお、上記実施例はプラズマディスプレイ装置の場合であるが、本発明はこれに限定されない。

【0039】

【発明の効果】本発明を適用することによって、セル内で電荷の分離を少なくし、輝度のむらや、誤動作による画質劣化を防止できる。

【図面の簡単な説明】

【図1】本発明の構成における1サブフィールド内における駆動波形例図である。

【図2】本発明の一実施例としてのPDPの場合の構造の一部を示す分解斜視図である。



【図3】図2中の矢印Aの方向から見たPDPの断面図である。

【図4】図2中の矢印Bの方向から見たPDPの断面図である。

【図5】本発明の一実施例としてのPDPの回路構成を示した図である。

【図6】1枚の画を構成する1フィールド期間の動作を示した図である。

【図7】本発明の第2の実施例の2サブフィールドにおける駆動波形図である。

【符号の説明】

1…リセットパルス、

3…スキャンパルス、

4…アドレスパルス、

5…第1のサステインパルス、

6…第2のサステインパルス、

21…前面ガラス基板、

22、52…X電極、

23、53…Y電極、

24、54…Xバス電極、

25、55…Yバス電極、

26…誘電体、

27…保護層、

28…背面ガラス基板、

29…アドレス電極、

30…誘電体、

31…隔壁、

32…蛍光体、

33…放電空間、

34…X駆動回路、

35…Y駆動回路、

36…アドレス駆動回路、

40…1フィールド、

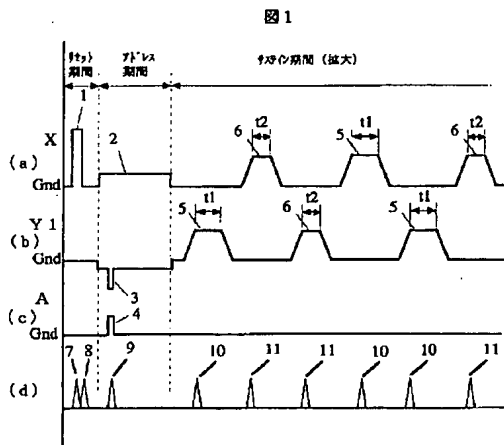
41～48…サブフィールド、

41～48 a…リセット期間、

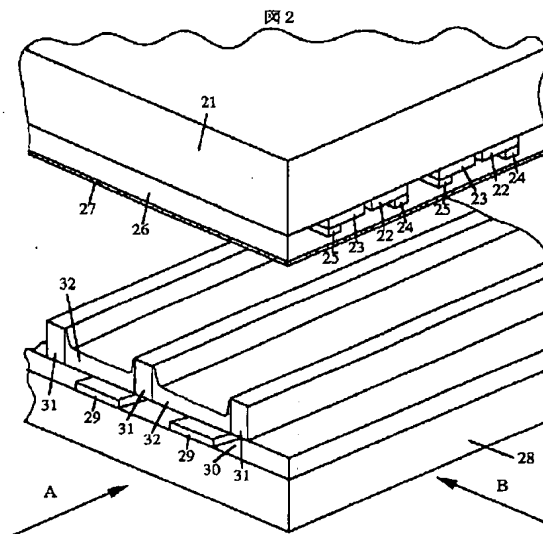
41～48 b…アドレス期間、

41～48 c…サステイン期間。

【図1】

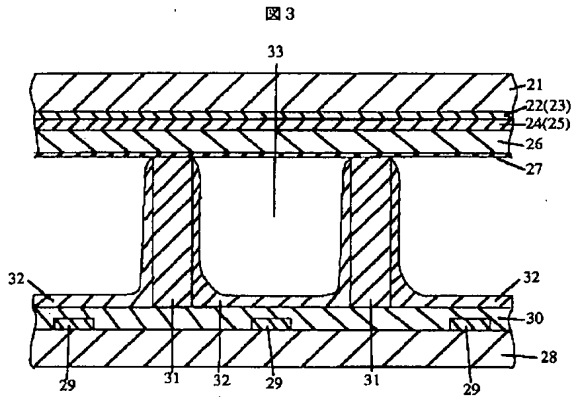


【図2】

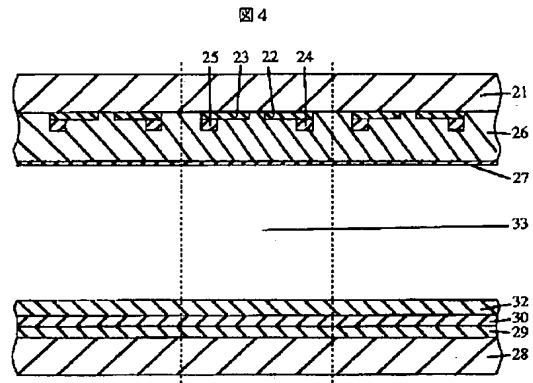




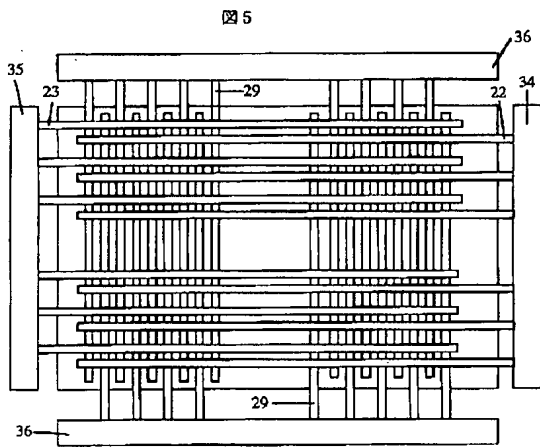
【図3】



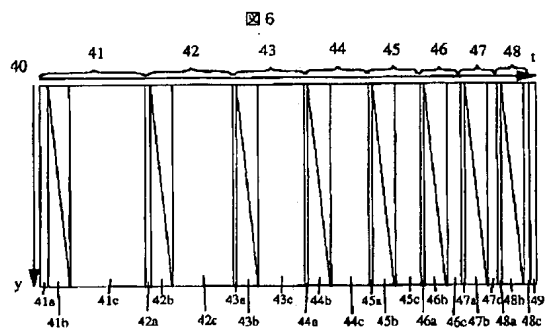
【図4】



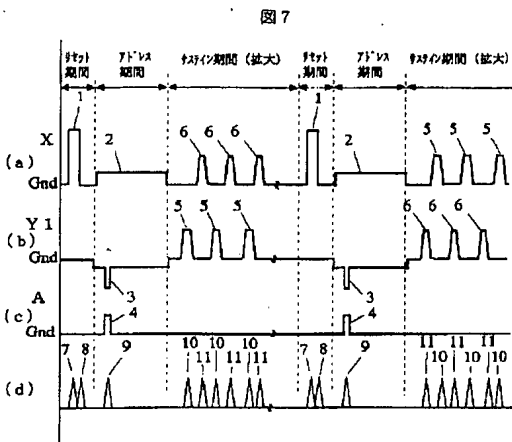
【図5】



【図6】



【図7】





(8) 開2001-13913 (P2001-1A)

フロントページの続き

(72)発明者 大高 広  
神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所デジタルメディアグルー  
プ内

Fターム(参考): 5C080 AA05 BB05 DD05 DD09 EE29  
FF12 GG12 HH02 HH04 HH05  
JJ02 JJ04 JJ06